

Составитель:

Преподаватель высшей категории _____ Е.Н. Семеренко
«___» _____ 2018

Рецензенты:

Преподаватель высшей категории
ГБПОУ РО «Дон-Текс» _____ Н.О.Бабаджян
«___» _____ 2018

Преподаватель высшей категории
КЭС ИСОиП (филиал) ДГТУ в г. Шахты _____ Л.В. Завгородняя
«___» _____ 2018

Архитектура компьютерных систем: метод. указания по выполнению практических работ для подгот. обучающ. спец. 09.02.03 Программирование в компьютерных системах оч. и заоч. форм обучения / сост. преп Е.Н. Семеренко : Шахты, 2019. – 47с.

Настоящие методические указания определяют цели и задачи, содержание работ, общие требования к выполнению практических работ, форму отчетов, краткие теоретические сведения.

Данные методические указания предназначены для углубления и закрепления теоретических знаний, полученных обучающимися на уроках теоретического обучения, а также приобретения навыков самостоятельной работы по дисциплине Архитектура компьютерных систем.

Предназначено для обучающихся специальности 09.02.03 Программирование в компьютерных системах.

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	4
1. ОБЩИЕ ПОЛОЖЕНИЯ	5
2. Практические работы	8
Практическая работа № 1 Логические операции. Законы математической логики	8
Практическая работа № 2 Системы счисления	14
Практическая работа № 3 Изучение программных средств моделирования архитектур разного уровня	20
Практическая работа № 4 Особенности архитектуры POWER компании IBM и PowerPC	22
Практическая работа № 5 Процессоры с архитектурой 80x86 и Pentium	26
Практическая работа № 6 Особенности процессоров с архитектурой SPARC компании Sun Microsystems	32
Практическая работа № 7 UNIX-кластеры компании IBM»	37
Практическая работа № 8 Кластерные решения Sun Microsystems.	39
Практическая работа № 9 Отказоустойчивые решения Data General	41
Практическая работа № 10 Параллельные и последовательные порты и особенности их работы	43
СПИСОК ОСНОВНЫХ ЛИТЕРАТУРНЫХ ИСТОЧНИКОВ	45
ПРИЛОЖЕНИЕ А	
Форма титульного листа	46
ПРИЛОЖЕНИЕ Б	
Пример Оформления Первой Страницы Отчета	47

ВВЕДЕНИЕ

Данные методические указания предназначены для обучающихся специальности 09.02.03 Программирование в компьютерных системах.

Методические указания по выполнению практических заданий разработаны в соответствии с требованиями Федерального государственного образовательного стандарта по специальности среднего профессионального образования 09.02.03 Программирование в компьютерных системах с учетом соответствующей учебной основной образовательной программы.

Методические указания могут быть использованы как для проведения практических занятий, так и для индивидуального усовершенствования имеющихся навыков работы с компьютерными программными продуктами.

В методических указаниях приведены 10 практических работ. Для выполнения практических работ необходимы программные среды: ОС Windows, офисное программное обеспечение (текстовый процессор, табличный процессор).

Задания и вопросы методических указаний соответствуют уровню подготовки студентов к изучению данной дисциплины.

В методических указаниях определены цели, требования к выполнению заданий и сдаче отчёта, приведены контрольные вопросы для самоподготовки и рекомендованы литературные источники.

Письменный отчет оформляется согласно «Правилам оформления и требованиям, введённым в действие приказом ректора ДГТУ № 227 от 30.12. 2015 года.

1. ОБЩИЕ ПОЛОЖЕНИЯ

Практическое занятие - это занятие, проводимое под руководством преподавателя в учебной аудитории, направленное на углубление теоретических знаний и овладение определенными методами самостоятельной работы. В процессе таких занятий вырабатываются практические умения.

Перед практическим занятием следует изучить конспект лекции и рекомендованную преподавателем литературу, обращая внимание на практическое применение теории и на методику решения типовых ситуаций. На практическом занятии главное – уяснить связь решаемых ситуаций с теоретическими положениями.

Для ведения записей на практических занятиях обычно заводят журнал практических занятий. Логическая связь лекций и практических занятий заключается в том, что информация, полученная на лекции, в процессе самостоятельной работы на практическом занятии осмысливается и перерабатывается, при помощи преподавателя анализируется до мельчайших подробностей, после чего прочно усваивается.

Успешное освоение курса «Архитектура компьютерных систем» предполагает активное, творческое участие обучающегося путем планомерной, повседневной работы, которая позволит:

знать:

- базовые понятия и основные принципы построения архитектур вычислительных систем;
- типы вычислительных систем и их архитектурные особенности;
- организацию и принцип работы основных логических блоков компьютерных систем;
- процессы обработки информации на всех уровнях компьютерных архитектур;
- основные компоненты программного обеспечения компьютерных систем;
- основные принципы управления ресурсами и организации доступа к этим ресурсам

уметь:

- получать информацию о параметрах компьютерной системы;
- подключать дополнительное оборудование и настраивать связь между элементами компьютерной системы;
- производить инсталляцию и настройку программного обеспечения компьютерных систем;

Представленные, в данных методических указаниях, практические задания направлены на формирование общих и профессиональных компетенций:

ОК-1: Понимать сущность и социальную значимость своей будущей профессии, проявлять к ней устойчивый интерес

ОК-2: Организовывать собственную деятельность, выбирать типовые методы и способы выполнения профессиональных задач, оценивать их эффективность и качество.

ОК-3: Принимать решения в стандартных и нестандартных ситуациях и нести за них ответственность.

ОК-4: Осуществлять поиск и использование информации, необходимой для эффективного выполнения профессиональных задач, профессионального и личностного развития.

ОК-5: Использовать информационно-коммуникационные технологии в профессиональной деятельности

ОК-6: Работать в коллективе и в команде, эффективно общаться с коллегами, руководством, потребителями.

ОК-7: Брать на себя ответственность за работу членов команды (подчиненных), за результат выполнения заданий.

ОК-8: Самостоятельно определять задачи профессионального и личностного развития, заниматься самообразованием, осознанно планировать повышение квалификации.

ОК-9: Ориентироваться в условиях частой смены технологий в профессиональной деятельности.

ПК-1.1: Выполнять разработку спецификаций отдельных компонент.

ПК-1.2: Осуществлять разработку кода программного продукта на основе готовых спецификаций на уровне модуля

ПК-1.5: Осуществлять оптимизацию программного кода модуля

ПК-2.3: Решать вопросы администрирования базы данных.

ПК-2.4: Реализовывать методы и технологии защиты информации в базах данных.

ПК-3.1: Анализировать проектную и техническую документацию на уровне взаимодействия компонент программного обеспечения.

ПК-3.2: Выполнять интеграцию модулей в программную систему.

ПК-3.4: Осуществлять разработку тестовых наборов и тестовых сценариев.

Наряду с формированием умений и навыков в процессе практических занятий обобщаются, систематизируются, углубляются и конкретизируются теоретические знания, вырабатывается способность и готовность использовать теоретические знания при решении задач.

При выполнении заданий студенты имеют возможность пользоваться лекционным материалом, с разрешения преподавателя осуществлять деловое общение с товарищами.

Оценка компетентности осуществляется следующим образом: по окончании выполнения задания студенты оформляют отчет, который затем выносится на завершающий этап формы изучения дисциплины. В процессе защиты выявляется информационная компетентность в соответствии с заданием на

практическое занятие, затем преподавателем дается комплексная оценка деятельности обучающегося.

Задачи:

- подтверждение теоретических положений;
- закрепление нового материала;
- взаимосвязь нового материала с пройденными темами;
- формирование исследовательских умений (наблюдать, сравнивать, анализировать, устанавливать зависимости, делать выводы и обобщения, самостоятельно вести исследование, оформлять результаты);
- обучение навыкам работы с текстом (понимать текст, различать его виды, анализировать содержащуюся в тексте информацию, делать выводы, различать точки зрения);
- формирование навыков работы в группе;
- обучение формулированию и аргументации своего мнения.

Требования к оформлению практических работ:

- цель работы;
- оснащение (оборудование, материалы и др.);
- теоретическая часть;
- практическая часть (порядок выполнения);
- выводы по работе;
- источники (литература);
- форма отчета практической работы (приказ № 227, раздел 5)
- Пример оформления практической работы показан в Приложении А

Критерии оценки выполненной работы:

- процент выполнения работы;
- достижение заданного результата;
- правильность выполнения заданий;
- наличие всех элементов работы;
- время выполнения работы.

2. ПРАКТИЧЕСКИЕ РАБОТЫ

Практическая работа № 1

Логические операции. Законы математической логики

Цель работы: изучить основные понятия математической логики, основные логические операции .

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-3 ОК-4 ОК-5 ОК-7 ОК-8 ОК-9 ПК-1.2 ПК- 1.5 ПК-2.4 ПК-3.4

Теоретическая часть

Алгебра логики — это раздел математики, изучающий логические переменные, рассматриваемые со стороны их логических значений (истинности или ложности) и логических операций над ними.

В алгебре высказываний над высказываниями можно производить определённые логические операции, в результате которых получаются новые высказывания. Истинность полученных высказываний зависит от истинности исходных высказываний и использованных для их преобразования логических операций.

Для образования новых высказываний наиболее часто используются логические операции, выражаемые словами «не», «и», «или».

Логический элемент компьютера — это часть электронной схемы, которая реализует элементарную логическую функцию.

Логическими элементами компьютеров являются электронные схемы И, ИЛИ, НЕ, И—НЕ, ИЛИ—НЕ и другие (называемые обычно *вентильями*), а также *триггер*.

Может быть доказано, что с помощью этих схем можно реализовать любую логическую функцию, описывающую работу устройств компьютера. Обычно у вентилей бывает от двух до восьми входов и один или два выхода.

На структурных схемах ЭВМ каждый логический элемент имеет свое условное обозначение, которое выражает его логическую функцию, но не указывает на то, какая именно электронная схема в нем реализована. Работу логических элементов описывают с помощью таблиц истинности.

Логические операции. Рассмотрим логические операции и соответствующие им элементы логических схем.

Конъюнкция. Соединение двух (или нескольких) высказываний в одно с помощью союза И (OR) называется операцией логического умножения, или конъюнкцией. Эту операцию принято обозначать знаками «л, &» или знаком умножения «х». Сложное высказывание $A \& B$ истинно только в том случае, когда истинны оба входящих в него высказывания.

Логическая схема И реализует конъюнкцию двух или более логических значений. Условное обозначение на структурных диаграммах схемы Единица на выходе схемы И будет тогда и только тогда, когда на всех входах будут единицы. Когда хотя бы на одном входе будет нуль, на выходе также будет нуль.

Связь между выходом z этой схемы и входами x и y описывается соотношением: $z = x \& y$ (читается как « x И y »). Операция конъюнкции на структурных схемах обозначается знаком «&».

Дизъюнкция. Объединение двух (или нескольких) высказываний с помощью союза ИЛИ (OR) называется операцией логического сложения, или дизъюнкцией. Эту операцию обозначают знаками «|, \vee » или знаком сложения «+». Сложное высказывание $A \vee B$ истинно, если истинно хотя бы одно из входящих в него высказываний

Условное обозначение на структурных схемах схемы ИЛИ с двумя входами представлено на рис. 1, б. Знак «1» на схеме — от классического обозначения дизъюнкции как « >1 » (т. е. значение дизъюнкции равно единице, если сумма значений операндов больше или равна 1). Связь между выходом z этой схемы и входами x и y описывается соотношением: $z = x \vee y$ (читается как « x ИЛИ y »).

Инверсия. Присоединение частицы НЕ (NOT) к некоторому высказыванию называется операцией отрицания (инверсии) и обозначается A (или $\neg A$). Если высказывание A истинно, то B ложно,

Схема НЕ (инвертор) реализует операцию отрицания. Связь между входом x этой схемы и выходом z можно записать соотношением $z = \neg x$, где x читается как «НЕ x » или «ИНВЕРСИЯ».

Практическая часть

Описать логические операции

Схема И

Схема И реализует конъюнкцию двух или более логических значений. Условное обозначение на структурных схемах схемы И с двумя входами представлено на рис. 3.1.

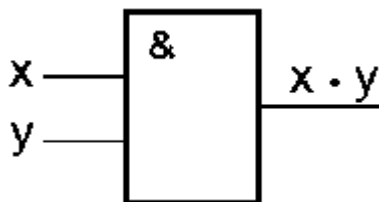


Рис. 3.1.

Таблица истинности схемы И

x	y	x & y
0	0	0
0	1	0

1	0	0
1	1	1

Единица на выходе схемы И будет тогда и только тогда, когда на всех входах будут единицы. Когда хотя бы на одном входе будет ноль, на выходе также будет ноль.

Связь между выходом z этой схемы и входами x и y описывается соотношением: $z = x \& y$ (читается как "x и y"). Операция конъюнкции на структурных схемах обозначается знаком "&" (читается как "амперсанд"), являющимся сокращенной записью английского слова **and**.

Схема ИЛИ

Схема ИЛИ реализует дизъюнкцию двух или более логических значений. Когда хотя бы на одном входе схемы ИЛИ будет единица, на её выходе также будет единица.

Условное обозначение на структурных схемах схемы ИЛИ с двумя входами представлено на рис. 3.2. Знак "1" на схеме — от устаревшего обозначения дизъюнкции как " ≥ 1 " (т.е. значение дизъюнкции равно единице, если сумма значений операндов больше или равна 1). Связь между выходом z этой схемы и входами x и y описывается соотношением: $z = x \vee y$ (читается как "x или y").

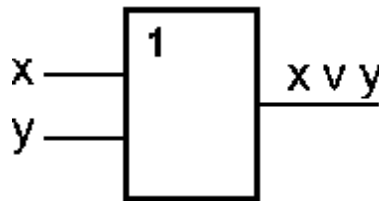


Рис. 3.2.

Таблица истинности схемы ИЛИ

x	y	$x \vee y$
0	0	0
0	1	1
1	0	1
1	1	1

Схема НЕ

Схема НЕ (инвертор) реализует операцию отрицания. Связь между входом x этой схемы и выходом z можно записать соотношением $z = \bar{x}$, x где \bar{x} читается как "не x" или "инверсия x".

Если на входе схемы 0, то на выходе 1. Когда на входе 1, на выходе 0. Условное обозначение на структурных схемах инвертора — на рисунке 3.3.

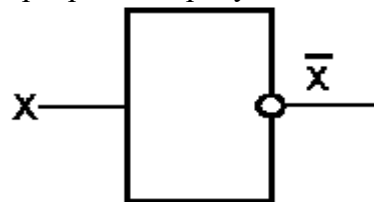


Рис. 3.3.

Таблица истинности схемы НЕ

x	\overline{x}
0	1
1	0

Схема И—НЕ

Схема **И—НЕ** состоит из элемента **И** и инвертора и осуществляет отрицание результата схемы **И**. Связь между выходом **z** и входами **x** и **y** схемы записывают следующим образом: $z = \overline{x \cdot y}$, где $\overline{x \cdot y}$ читается как "инверсия **x** и **y**". Условное обозначение на структурных схемах схемы **И—НЕ** с двумя входами представлено на рисунке 3.4.

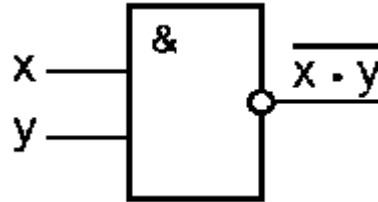


Рис. 3.4.

Таблица истинности схемы **И—НЕ**

x	y	$\overline{x \cdot y}$
0	0	1
0	1	1
1	0	1
1	1	0

Схема ИЛИ—НЕ

Схема **ИЛИ—НЕ** состоит из элемента **ИЛИ** и инвертора и осуществляет отрицание результата схемы **ИЛИ**. Связь между выходом **z** и входами **x** и **y** схемы записывают следующим образом: $z = \overline{x \vee y}$, где $\overline{x \vee y}$ читается как "инверсия **x** или **y**". Условное обозначение на структурных схемах схемы **ИЛИ—НЕ** с двумя входами представлено на рис. 3.5.

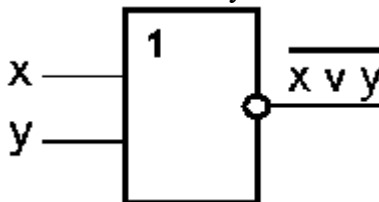


Рис. 3.5.

Таблица истинности схемы **ИЛИ—НЕ**

x	y	$\overline{x \vee y}$
0	0	1
0	1	0

1	0	0
1	1	0

Задание 1. Используя данные заполни таблицу, указывая и (истина), если выражение истинно, л (ложь), если выражение ложно :

Формула	Высказывание	Тигр	Волк	Бурундук	Заяц
A	Зверь полосатый				
B	Зверь хищный				
не A					
не B					
$A \wedge B$					
A или B					

Пример: $F = (A \vee B) \wedge (A \wedge B)$

построим таблицу истинности для этого составного высказывания

При построении таблиц истинности есть определенная последовательность действий.

1. Необходимо определить количество строк в таблице истинности.
количество строк = 2^n , где n – количество логических переменных
2. Необходимо определить количество столбцов в таблице истинности, которое равно количеству логических переменных плюс количество логических операций.
3. Необходимо построить таблицу истинности с указанным количеством строк и столбцов, ввести названия столбцов таблицы в соответствии с последовательностью выполнения логических операций с учетом скобок и приоритетов;
4. Заполнить столбцы входных переменных наборами значений
5. Провести заполнение таблицы истинности по столбцам, выполняя логические операции в соответствии с установленной последовательностью.

Строим таблицу истинности

1. Определить количество столбцов в таблице: Считаем количество переменных. В нашем случае логическая функция содержит 2 переменные A и B . Количество строк в таблице истинности должно быть равно 4.
2. Определяем количество столбцов = количеству логических переменных плюс количество логических операций. В нашем случае количество переменных равно двум, а количество логических операций — пяти, то есть количество столбцов таблицы истинности равно семи.
3. Строим таблицу с указанным количеством строк и столбцов, обозначаем столбцы и вносим в таблицу возможные наборы значений исходных логических переменных и заполняем таблицу истинности по столбцам.
4. Можно сначала выполнить логическое отрицание или найти значение сначала в первой скобке, затем инверсию и значение во второй скобке, затем значение между этими скобками

A	B	$A \vee B$	$\neg A$	$\neg B$	$\neg A \vee \neg B$	$(A \vee B) \& (\neg A \vee \neg B)$
0	0	0	1	1	1	0
0	1	1	1	0	1	1
1	0	1	0	1	1	1
1	1	1	0	0	0	0

Задание 2. Выполните следующие задания

1. Пользуясь формулой, построить таблицы истинности выражений.

$$F = A \wedge B \vee A \wedge B$$

$$F = A \vee B \wedge (B \vee A) \wedge A$$

$$F = A \wedge (A \vee B) \vee (B \wedge A)$$

$$F = A \vee (B \vee \neg B \Rightarrow \neg C)$$

$$F = ((p \& q) \rightarrow (p \rightarrow r)) \vee p$$

$$F = X \vee Y \& \neg Z$$

$$F = A \& (B \rightarrow C)$$

2. определите логические значения следующих сложных высказываний, если $x=0, y=1, z=1$:

1) $x \& (y \& z)$

2) $(x \& y) \& z$

3) $x \rightarrow (y \rightarrow z)$

4) $x \& y \rightarrow z$

5) $(x \& y) \Leftrightarrow (z \vee \neg y)$

6) $((x \vee y) \& z) \Leftrightarrow ((x \& z) \vee (y \& z))$

Содержание отчета:

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Задание и его решение, скриншоты.
4. Вывод по работе.

Контрольные вопросы:

1. Алгебра логики – что это за наука?
2. Назовите логический элемент компьютера?
3. Какие операции называются логические?
4. Что такое конъюнкция?
5. Что такое Дизъюнкция?
6. Что такое Инверсия?

Практическая работа № 2

Системы счисления

Цель работы: выработать навыки заполнения и форматирования числовых данных, использования математических формул.

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-3 ОК-4 ОК-6 ОК-7 ОК-8 ПК- 1.2 ПК-1.5 ПК-3.4

Теоретическая часть

Система счисления – это совокупность правил для обозначения и наименования чисел.

Непозиционной называется такая система счисления, в которой количественный эквивалент каждой цифры не зависит от ее положения (места, позиции) в записи числа.

Основанием системы счисления называется количество знаков или символов, используемых для изображения числа в данной системе счисления.

Наименование системы счисления соответствует ее основанию (например, десятичной называется система счисления так потому, что ее основание равно 10, т.е. используется десять цифр).

Система счисления называется позиционной, если значение цифры зависит от ее места (позиции) в записи числа.

Системы счисления, используемые в компьютерах

Двоичная система счисления. Для записи чисел используются только две цифры – 0 и 1. Выбор двоичной системы объясняется тем, что электронные элементы, из которых строятся ЭВМ, могут находиться только в двух хорошо различимых состояниях. По существу эти элементы представляют собой выключатели. Как известно выключатель либо включен, либо выключен. Третьего не дано. Одно из состояний обозначается цифрой 1, другое – 0. Благодаря таким особенностям двоичная система стала стандартом при построении ЭВМ.

Восьмеричная система счисления. Для записи чисел используется восемь чисел 0,1,2,3,4,5,6,7.

Шестнадцатеричная система счисления. Для записи чисел в шестнадцатеричной системе необходимо располагать шестнадцатью символами, используемыми как цифры. В качестве первых десяти используются те же, что и в десятичной системе. Для обозначения остальных шести цифр (в десятичной они соответствуют числам 10,11,12,13,14,15) используются буквы латинского алфавита – А,В,С,D,Е,F.

Таблица соответствия систем счисления.

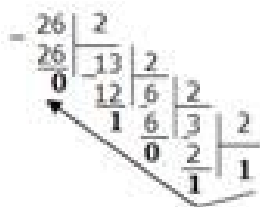
Десятичная	Двоичная	Восьмеричная	Шестнадцатеричная
0	0	0	0
1	1	1	1
2	10	2	2
3	11	3	3
4	100	4	4
5	101	5	5
6	110	6	6
7	111	7	7
8	1000	10	8
9	1001	11	9
10	1010	12	A
11	1011	13	B
12	1100	14	C
13	1101	15	D
14	1110	16	E
15	1111	17	F
16	10000	20	10
17	10001	21	11
...
26	11010	32	1A

Перевод чисел из десятичной системы счисления в систему с основанием q

Правило: Последовательно выполнять деление исходного числа и получаемых частных на q до тех пор, пока не получим частное, меньшее делителя. Полученные при таком делении остатки – цифры числа в системе счисления q – записать в обратном порядке (снизу вверх).

Пример 1. Перевести 26_{10} в двоичную систему счисления. $A_{10} \rightarrow A_2$

Решение:



Ответ: $26_{10} = 11010_2$

Пример 2. Перевести 19_{10} в троичную систему счисления. $A_{10} \rightarrow A_3$.

Решение:

$$\begin{array}{r|l}
 19 & 3 \\
 \hline
 18 & \\
 \hline
 1 & 6 \quad | \quad 3 \\
 & 6 \quad | \quad 2 \\
 \hline
 & 0
 \end{array}$$

Ответ: $1910=2013$.

Пример 3. Перевести 241_{10} в восьмеричную систему счисления. $A_{10} \rightarrow A_8$

Решение:

$$\begin{array}{r|l}
 241 & 8 \\
 \hline
 240 & 30 \quad | \quad 8 \\
 \hline
 1 & 24 \quad | \quad 3 \\
 & 6
 \end{array}$$

Ответ: $24110=3618$.

Пример 4. Перевести 3627_{10} в шестнадцатеричную систему счисления.

$A_{10} \rightarrow A_{16}$

Решение:

$$\begin{array}{r|l}
 3627 & 16 \\
 \hline
 3616 & 226 \quad | \quad 16 \\
 \hline
 11 & 224 \quad | \quad 14 \\
 & 2
 \end{array}$$

Т.к. в шестнадцатеричной системе счисления 14 – E, а 11 – B, то получаем ответ $E2B_{16}$.

Ответ: $3627_{10}=E2B_{16}$.

Перевод чисел из любой системы счисления в десятичную

Правило: Для того чтобы число из любой системы счисления перевести в десятичную систему счисления, необходимо его представить в развернутом виде и произвести вычисления.

Пример 5. Перевести число 110110_2 из двоичной системы счисления в десятичную.

Решение:

$$110110_2 = 1 \cdot 2^5 + 1 \cdot 2^4 + 0 \cdot 2^3 + 1 \cdot 2^2 + 1 \cdot 2^1 + 0 \cdot 2^0 = 32 + 16 + 4 + 2 = 54_{10}.$$

Ответ: $110110_2 = 54_{10}$.

Пример 6. Перевести число $101,012$ из двоичной системы счисления в десятичную.

Решение:

$$101,012 = 1 \cdot 2^2 + 0 \cdot 2^1 + 1 \cdot 2^0 + 0 \cdot 2^{-1} + 1 \cdot 2^{-2} = 4 + 0 + 1 + 0 + 0,25 = 5,25_{10}.$$

Ответ: $101,012 = 5,25_{10}$.

Пример 7. Перевести число 122100_3 из троичной системы счисления в десятичную.

Решение:

$$12201_3 = 1 \cdot 3^4 + 2 \cdot 3^3 + 2 \cdot 3^2 + 0 \cdot 3^1 + 1 \cdot 3^0 = 81 + 54 + 18 + 1 = 154_{10}.$$

Ответ: $12201_3 = 154_{10}$.

Пример 8. Перевести число 163_7 из семеричной системы счисления в десятичную.

Решение: $163_7 = 1 \cdot 7^2 + 6 \cdot 7^1 + 3 \cdot 7^0 = 49 + 42 + 3 = 94_{10}$.

Ответ: $163_7 = 94_{10}$.

Пример 9. Перевести число $2E_{16}$ в десятичную систему счисления.

Решение:

$$2E_{16} = 2 \cdot 16^1 + 14 \cdot 16^0 = 32 + 14 = 46_{10}.$$

Ответ: $2E_{16} = 46_{10}$.

Перевод чисел из двоичной системы счисления в восьмеричную и шестнадцатеричную системы счисления

Перевод целых чисел.

Правило: Чтобы перевести целое двоичное число в восьмеричную ($8=2^3$) систему счисления необходимо:

1. разбить данное число справа налево на группы по 3 цифры в каждой;
2. рассмотреть каждую группу и записать ее соответствующей цифрой восьмеричной системы счисления.

Пример 10. Перевести число 11101010_2 в восьмеричную систему счисления.

Решение:

11 101 010

3 5 2

Ответ: $11101010_2 = 352_8$.

Пример 11. Перевести число 11110000010110_2 в восьмеричную систему счисления.

Решение:

111 110 000 010 110

7 6 0 2 6

Ответ: $11110000010110_2 = 76026_8$.

Правило: Чтобы перевести целое двоичное число в шестнадцатеричную ($16=2^4$) систему счисления необходимо: разбить данное число справа налево на группы по 4 цифры в каждой; рассмотреть каждую группу и записать ее соответствующей цифрой шестнадцатеричной системы счисления.

Пример 12. Перевести число 111000102 в шестнадцатеричную систему счисления.

Решение:

1110 0010

E 2

Ответ: $11100010_2 = E2_{16}$.

Перевод чисел из восьмеричной и шестнадцатеричной систем счисления в двоичную систему счисления

Правило: Для того, чтобы восьмеричное (шестнадцатеричное) число перевести в двоичную систему счисления, необходимо каждую цифру этого числа заменить соответствующим числом, состоящим из 3 (4) цифр двоичной системы счисления.

Пример 13. Перевести число 523_8 перевести в двоичную систему счисления.

Решение:

5 2 3
101 010 011

Ответ: $523_8 = 101010011_2$.

Пример 14. Перевести число $4BA35_{16}$ перевести в двоичную систему счисления.

Решение:

4 B A 3 5.
100 1011 1010 0011 0101

Ответ: $4BA35_{16} = 100\ 1011\ 1010\ 0011\ 0101_2$.

Практическая часть

Задание 1. Переведите в десятичную систему счисления следующие числа из системы счисления.

№ варианта	двоичной	восьмеричной	Шестнадцатеричной
1)	100011	220,7	A9E,1
2)	11011,01	35,6	15A
3)	101011	40,5	2FA
4)	111011.101	13,7	3C,1
5)	110101	27,31	2FB
6)	101001,11	37,4	19,A
7)	100100,1	65,3	2F,A
8)	1011101	43,5	1C,4
9)	101011,01	72,2	AD,3
10)	101101,110	30,1	38,B

Задание 2. Переведите десятичные числа в заданные системы счисления.

№ варианта	в двоичную	в восьмеричную	в шестнадцатеричную
1	36	197	681
2	197	984	598
3	84	996	368
4	63	899	435
5	96	769	367
6	99	397	769
7	98	435	899
8	69	368	996
9	397	598	984
10	435	681	197

Задание 3. Преобразуйте десятичные числа в двоичные и восьмеричные.

№ варианта	Число	№ варианта	Число
1	327	6	265
2	259	7	411
3	428	8	409
4	431	9	356
5	146	10	507

Задание 4. Преобразуйте двоичные числа в восьмеричные и десятичные.

№ варианта	Число	№ варианта	Число
1	100000	6	1010101
2	100100	7	111001
3	101010	8	111100
4	110101	9	100111
5	100011	10	110010

Задание 5. Переведите в двоичную систему десятичные числа.

№ варианта	Число	№ варианта	Число
1	0,625	6	0,75
2	0,28125	7	7/16
3	0,078125	8	3/8
4	0,34375	9	1/4
5	0,25	10	0,515625

Содержание отчета.

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Задание и его решение, скриншоты.
4. Вывод по работе.

Контрольные вопросы

1. Что такое система счисления?
2. Что такое основание системы счисления?
3. Что такое непозиционная система счисления?
4. Что такое позиционная система счисления?
5. Из каких знаков состоит алфавит десятичной и двоичной систем?
6. Почему в вычислительной технике взята за основу двоичная система счисления?
7. Какое наибольшее десятичное число можно записать тремя цифрами:
 - в двоичной системе;
 - в восьмеричной системе;
 - в шестнадцатеричной системе?

Практическая работа № 3

Изучение программных средств моделирования архитектур разного уровня

Цель работы: изучение устройства персонального компьютера.

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-1 ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ПК-1.1 ПК- 1.2 ПК-1.5 ПК-3.2 ПК- 3.4

Теоретическая часть

Материнская плата является основной, на нее устанавливаются все остальные устройства ПК.

Рассмотрим основные устройства, расположенные на материнской плате.

Элементы питания. Устройства, расположенные на материнской плате, потребляют достаточно большую мощность (процессор до 110 Вт, видеокарты до 125 Вт и т. д.). Кроме того устройства, оснащенные электродвигателями (CD-ROM, жесткий диск и т. д.), в момент включения потребляют достаточно большой ток. Поэтому для нормального функционирования ПК необходимо стабилизировать питание, подаваемое на материнскую плату. При снижении напряжения ниже определенного уровня материнская плата вырабатывает сигнал сбоя питания и перезагружает ПК. Вторая функция системы питания – подавать и поддерживать на процессоре и некоторых других устройствах необходимое напряжение питания, которое может зависеть от производителя и модели этого устройства.

SMB (System Management Bus) – устройства. Это специальная система управления состоянием ПК. Она отвечает за работоспособность материнской платы (контроль напряжений и температур, скорость вращения вентиляторов и т. д.) и функционирование различных систем энергосбережения (переход в режимы с пониженным энергопотреблением и возврат в рабочее состояние).

BIOS (Basic Input/Output System) – базовая система ввода-вывода. Обеспечивает взаимодействие программных и аппаратных средств, настройку и диагностику устройств ПК, выполняет низкоуровневые операции ввода-вывода.

Чипсет (Chipset). Чипсет – набор микросхем, который обеспечивает функционирование материнской платы и устройств, установленных и подключенных к ней. Кроме того, в состав чипсета могут входить дополнительные устройства, расширяющие функции материнской платы (встроенные видео, звуковые, сетевые и т. д. контроллеры).

Интегрированные контроллеры (не входящие в состав чипсета). Обычно это устройства, которые не встраивают в чипсет, или устройства, которые по своим свойствам превосходят встроенные. Например, это может быть достаточно мощная встроенная видеокарта, многоканальная звуковая карта, контроллер внешнего устройства (RAID, iLink и т. д.). Встроенные устройства имеют свои достоинства и недостатки.

Достоинства:

- Отсутствие необходимости в дополнительном оборудовании, если есть встроенное;
- Расширение функциональности (перепрошив BIOS устройства можно получить новые функции, которые ранее не использовались).

Недостатки:

- Невозможно заменить встроенное устройство;
- Некоторые устройства невозможно отключить (недоработка производителя);
- Обычно встроенные устройства уступают по своим характеристикам и набору функций дискретным (самостоятельным) устройствам.

Устройства настройки предназначены для настройки материнской платы и отдельных устройств.

Джампер – это переключатель, играющая роль выключателя, может быть в двух состояниях: включено, выключено. Иногда их собирают в блоки для выбора из нескольких вариантов, например, напряжение питания процессора.

Переключатели – аналогичны джамперам, так же собираются в блоки.

В последнее время все функции настройки переводят в BIOS, а джамперы с платы убирают, чтобы производить настройки, не вскрывая корпус.

Слоты и разъемы предназначены для установки различных устройств на материнскую плату. Их разновидности:

- Socket – для установки процессора;
- Slot – для установки плат, процессора, памяти;
- Колодка – для установки BIOS и некоторых других микросхем;
- Штырьковые разъемы – для подключения CD-ROM, HDD, USB-порта;
- Прочие – могут быть как стандартными, так и зависеть от производителя, предназначены для облегчения подключения какого-либо устройства.

Практическая часть

1. Перечислите разъемы для подключения внешних устройств на задней стенке корпуса.
2. Снимите кожух с ПК. Отсоедините провода питания и кабели для передачи данных. Снимите платы расширения.
3. Зарисуйте платы расширения и материнскую плату. Выясните назначение компонентов, расположенных на них, производителя и модель данного устройства. Результат занесите в таблицу 1.1.
4. Соберите ПК.
5. С помощью программ SPEEDSYS и Ndiags выясните компоненты ПК и результаты занесите в таблицу 1.2.
6. Ответьте на вопросы к лабораторной работе.

7. Напишите вывод по работе. Сравните способы состава устройств ПК и их характеристик, укажите достоинства и недостатки обоих способов.

Таблица 1.1 Компоненты ПК

Устрой- ство	Произво- дитель	Модель	Основные характе- ристики

Таблица 1.2 Компоненты ПК

Устрой- ство	Произво- дитель	Модель	Основные характе- ристики

Содержание отчета

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Задание и его решение, скриншоты.
4. Вывод по работе.

Контрольные вопросы:

- 1) Перечислите основные элементы системного блока.
- 2) Укажите основные элементы материнской платы.
- 3) Укажите основные элементы плат расширения (видеоплаты, сетевой платы, звуковой платы).
- 4) Изучите устройство клавиатуры и мыши.
- 5) Изучите устройство дисководов (жесткого диска, CD-ROMа, дисковода).

Практическая работа № 4

Особенности архитектуры POWER компании IBM и PowerPC

Цель работы: изучить структурную организацию архитектуры POWER компании IBM, организацию архитектуры POWERPC компании IBM

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-1 ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ОК-8
ПК- 1.2 ПК-1.5

Теоретическая часть

Архитектура POWER

Архитектура POWER представляет собой традиционную RISC-архитектуру. Она придерживается наиболее важных отличительных особенностей RISC: фиксированной длины команд, архитектуры регистр-регистр, простых способов адресации, простых (не требующих интерпретации) команд, большого регистрового файла и трехоперандного (неразрушительного) формата команд. Однако архитектура POWER имеет также несколько дополнительных свойств, которые отличают ее от других RISC-архитектур.

Во-первых, набор команд был основан на идее суперскалярной обработки. В базовой архитектуре команды распределяются по трем независимым исполнительным устройствам: устройству переходов, устройству с фиксированной точкой и устройству с плавающей точкой. Команды могут направляться в каждое из этих устройств одновременно, где они могут выполняться одновременно и заканчиваться не в порядке поступления. Для увеличения уровня параллелизма, который может быть достигнут на практике, архитектура набора команд определяет для каждого из устройств независимый набор регистров. Это минимизирует связи и синхронизацию, требуемые между устройствами, позволяя тем самым исполнительным устройствам настраиваться на динамическую смесь команд. Любая связь по данным, требующаяся между устройствами, должна анализироваться компилятором, который может ее эффективно спланировать.

Во-вторых, архитектура POWER расширена несколькими "смешанными" командами для сокращения времен выполнения. Возможно единственным недостатком технологии RISC по сравнению с CISC, является то, что иногда она использует большее количество команд для выполнения одного и того же задания. Например, значительная часть увеличения программного кода была обнаружена в кодах пролога и эпилога, связанных с сохранением и восстановлением регистров во время вызова процедуры. Чтобы устранить этот фактор IBM ввела команды "групповой загрузки и записи", которые обеспечивают пересылку нескольких регистров в/из памяти с помощью единственной команды. Команды групповой загрузки и записи были важным элементом этих соглашений о связях.

Третьим фактором, который отличает архитектуру POWER от многих других RISC-архитектур, является отсутствие механизма "задержанных переходов". Вместо этого архитектура переходов POWER была организована для поддержки методики "предварительного просмотра условных переходов" (branch-lockahead) и методики "свертывания переходов" (branch-folding).

Методика реализации условных переходов, используемая в архитектуре POWER, является **четвертым уникальным свойством** по сравнению с другими RISC-процессорами. Архитектура POWER определяет расширенные свойства регистра условий.

Последний подход потенциально перегружает конвейер команд при выполнении перехода. Поэтому архитектура POWER вместо того, чтобы исправлять проблемы, связанные с традиционным подходом к регистру условий, предлагает: а) наличие специального бита в коде операции каждой команды, что делает модификацию регистра условий дополнительной возможностью, и тем самым восстанавливает способность компилятора реорганизовать код, и б) несколько (восемь) регистров условий для того, чтобы обойти проблему единственного ресурса и обеспечить большее число имен регистра условий так, что компилятор может разместить и распределить ресурсы регистра условий, как он это делает для универсальных регистров.

Первая реализация архитектуры POWER появилась на рынке в 1990 году. С тех пор компания IBM представила на рынок еще две версии процессоров POWER2 и POWER2+, обеспечивающих поддержку кэш-памяти второго уровня и имеющих расширенный набор команд.

По данным IBM процессор POWER требует менее одного такта для выполнении одной команды по сравнению с примерно 1.25 такта у процессора Motorola 68040, 1.45 такта у процессора SPARC, 1.8 такта у Intel i486DX и 1.8 такта Hewlett-Packard PA-RISC. Тактовая частота архитектурного ряда в зависимости от модели меняется от 25 МГц до 62 МГц.

Процессоры POWER работают на частоте 33, 41.6, 45, 50 и 62.5 МГц. Архитектура POWER включает отдельную кэш-память команд и данных (за исключением рабочих станций и серверов рабочих групп начального уровня, которые имеют однокристалльную реализацию процессора POWER и общую кэш-память команд и данных), 64- или 128-битовую шину памяти и 52-битовый виртуальный адрес.

Многочристалльный набор POWER2 состоит из восьми полузаказных микросхем (устройств):

- Блок кэш-памяти команд (ICU) - 32 Кбайт, имеет два порта с 128-битовыми шинами;

- Блок устройств целочисленной арифметики (FXU) - содержит два целочисленных конвейера и два блока регистров общего назначения (по 32 32-битовых регистра). Выполняет все целочисленные и логические операции, а также все операции обращения к памяти;

- Блок устройств плавающей точки (FPU) - содержит два конвейера для выполнения операций с плавающей точкой двойной точности, а также 54 64-битовых регистра плавающей точки;

- Четыре блока кэш-памяти данных - максимальный объем кэш-памяти первого уровня составляет 256 Кбайт. Каждый блок имеет два порта. Устройство реализует также ряд функций обнаружения и коррекции ошибок при взаимодействии с системой памяти;

- Блок управления памятью (MMU).

Набор кристаллов POWER2 содержит порядка 23 миллионов транзисторов на площади 1217 квадратных мм и изготовлен по технологии КМОП с

проектными нормами 0.45 микрон. Рассеиваемая мощность на частоте 66.5 МГц составляет 65 Вт.

Производительность процессора POWER2 по сравнению с POWER значительно повышена: при тактовой частоте 71.5 МГц она достигает 131 SPECint92 и 274 SPECfp92.

Процессор PowerPC 603

PowerPC 603 является первым микропроцессором в семействе PowerPC, который полностью поддерживает архитектуру PowerPC. Он включает пять функциональных устройств: устройство переходов, целочисленное устройство, устройство плавающей точки, устройство загрузки/записи и устройство системных регистров, а также две, расположенных на кристалле кэш-памяти для команд и данных, емкостью по 8 Кбайт. Поскольку PowerPC 603 - суперскалярный микропроцессор, он может выдавать в эти исполнительные устройства и завершать выполнение до трех команд в каждом такте. Для увеличения производительности PowerPC 603 допускает внеочередное выполнение команд. Кроме того он обеспечивает программируемые режимы снижения потребляемой мощности, которые дают разработчикам систем гибкость реализации различных технологий управления питанием.

При обработке в процессоре команды распределяются по пяти исполнительным устройствам в заданном программой порядке. Если отсутствуют зависимости по операндам, выполнение происходит немедленно. Целочисленное устройство выполняет большинство команд за один такт. Устройство плавающей точки имеет конвейерную организацию и выполняет операции с плавающей точкой как с одинарной, так и с двойной точностью. Команды условных переходов обрабатывается в устройстве переходов. Если условия перехода доступны, то решение о направлении перехода принимается немедленно, в противном случае выполнение последующих команд продолжается по предположению (спекулятивно). Команды, модифицирующие состояние регистров управления процессором, выполняются устройством системных регистров. Наконец, пересылки данных между кэш-памятью данных, с одной стороны, и регистрами общего назначения и регистрами плавающей точки, с другой стороны, обрабатываются устройством загрузки/записи.

В случае промаха при обращении к кэш-памяти, обращение к основной памяти осуществляется с помощью 64-битовой высокопроизводительной шины, подобной шине микропроцессора MC88110. Для максимизации пропускной способности и, как следствие, увеличения общей производительности кэш-память взаимодействует с основной памятью главным образом посредством групповых операций, которые позволяют заполнить строку кэш-памяти за одну транзакцию.

После окончания выполнения команды в исполнительном устройстве ее результаты направляются в буфер завершения команд (completion buffer) и затем последовательно записываются в соответствующий регистровый файл по мере изъятия команд из буфера завершения. Для минимизации конфликтов по

регистрам, в процессоре PowerPC 603 предусмотрены отдельные наборы из 32 целочисленных регистров общего назначения и 32 регистров плавающей точки.

Практическая часть

Содержание отчета:

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Ответы на вопросы.
4. Вывод по работе.

Контрольные вопросы:

Письменно ответить на вопросы:

1. Назовите важные отличительные особенности RISC
2. Перечислите дополнительные свойства, которые отличают ее от других RISC-архитектур
3. Перечислите основные характеристики процессора POWER
4. Перечислите из каких полужаказных микросхем состоит Многокристальный набор POWER2

Практическая работа № 5

Процессоры с архитектурой 80x86 и Pentium

Цель работы: изучить структурную организацию ЭВМ, построенную на базе процессоров Intel, набор и доступность регистров процессора Intel 8086, организацию оперативной памяти, способы представления и форматы данных ЭВМ.

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-4 ОК-5 ОК-9 ПК- 1.1 ПК-2.3 ПК-2.4 ПК- 3.4

Теоретическая часть

Архитектура ЭВМ и ее структурная схема

Архитектура ЭВМ – это абстрактное представление ЭВМ, которое отражает ее структурную, схемотехническую и логическую организацию.

Структурную схему ЭВМ можно представить в виде отдельных модулей, объединенных каналом обмена информации. Одна из возможных структур ЭВМ приведена на рисунке 1.

Согласно этому рисунку, в состав ЭВМ входят центральный процессор, оперативная память и периферийные устройства ввода-вывода, такие, как,

видео (монитор и видеоадаптер), аудио (адаптер звуковых устройств и динамики), накопители на жестком магнитном диске (НЖМД) и гибком магнитном диске (НГМД) с соответствующими адаптерами, принтер и модем, которые подключаются через ЭВМ через стандартные средства расширения. К таким стандартным средствам расширения относят параллельный и последовательный интерфейсы.

Все указанные устройства объединяются в систему посредством общего канала обмена информацией, называемого интерфейсом "общая шина".

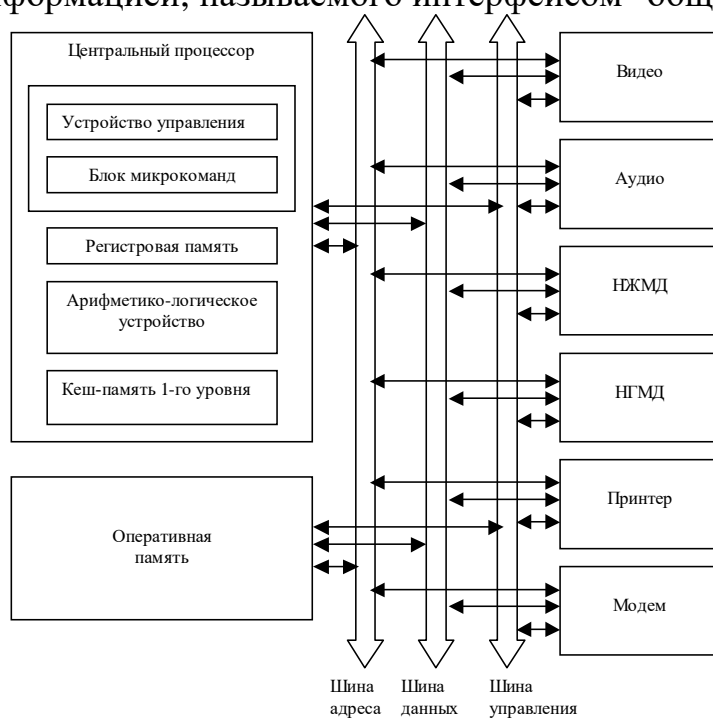


Рисунок 1 – Структурная схема ЭВМ

Общая шина состоит из трех частей: *шины адреса, шины данных и шины управления*. Непосредственно для обмена информацией между отдельными устройствами ЭВМ предназначена *шина данных*. Центральный процессор использует *шину адреса* для указания, с каким именно устройством, и какой его частью происходит обмен. *Шина управления* предназначена для передачи в оперативную память или периферийное устройство управляющей информации о том, какая именно операция производится: считывание или запись.

Центральный процессор

Центральный процессор – основное устройство ЭВМ, выполняющее управление обменом информации по интерфейсу "общая шина" и все необходимые арифметико-логические операции обработки информации.

В состав центрального процессора *входят устройство управления и блок микрокоманд, регистровая память, арифметико-логическое устройство и кэш-память 1-го уровня*.

Устройство управления предназначено для организации обмена информации между центральным процессором и остальными частями ЭВМ. С помо-

щью этого устройства процессор считывает команды и данные из оперативной памяти и записывает данные в память. Другой его функцией является дешифрирование кодов команд.

Регистровая память используется центральным процессором для хранения данных и управляющей информации. Регистровая память образуется так называемыми регистрами, которые представляют собой ячейки памяти, входящие в состав процессора и доступные из машинной программы. Доступ к регистрам осуществляется значительно быстрее, чем к ячейкам оперативной памяти, поэтому использование регистров заметно уменьшает время выполнения программ.

Все регистры центрального процессора Intel 8086 имеют размер слова (два байта – 16 битов), за каждым из них закреплено определенное имя (*AX, SP* и т.п.).

По назначению и способу использования регистры можно разбить на следующие группы:

- регистры общего назначения (*AX, BX, CX, DX, BP, SI, DI, SP*);
- сегментные регистры (*CS, DS, SS, ES*);
- счетчик команд (*IP*);
- регистр флагов (*Flags*).

Запомнить названия регистров совсем не сложно, если учесть, что вторая буква 'X' в названиях регистров означает принадлежность к группе регистров, предоставляющих доступ к отдельным байтам, вторая буква 'S' – принадлежность к группе сегментных регистров. Дальнейшая расшифровка этих названий: *A* – accumulator (аккумулятор); *B* – base (база); *C* – counter (счетчик); *D* – data (данные); *BP* – base pointer (указатель базы); *SI* – source index (индекс источника); *DI* – destination index (индекс приемника); *SP* – stack pointer (указатель стека); *CS* – code segment register (сегментный регистр кода команд); *DS* – data segment register (сегментный регистр данных); *SS* – stack segment register (сегментный регистр стека); *ES* – extension segment register (дополнительный сегментный регистр данных); *IP* – instruction pointer (счетчик команд).

В процессоре имеется особый регистр флагов. Флаг – это бит, принимающий значение 1 ("флаг установлен"), если выполнено некоторое условие, и значение 0 ("флаг сброшен") в противном случае. В процессоре Intel 8086 используется 9 флагов, каждому из них присвоено определенное имя (*ZF, CF* и т.д.). Все они собраны в 16-разрядном регистре флагов (каждый флаг – это один из разрядов регистра, часть его разрядов не используется). Формат регистра флагов, отражающий распределение отдельных флагов по битам этого регистра, приведен на рисунке 2.

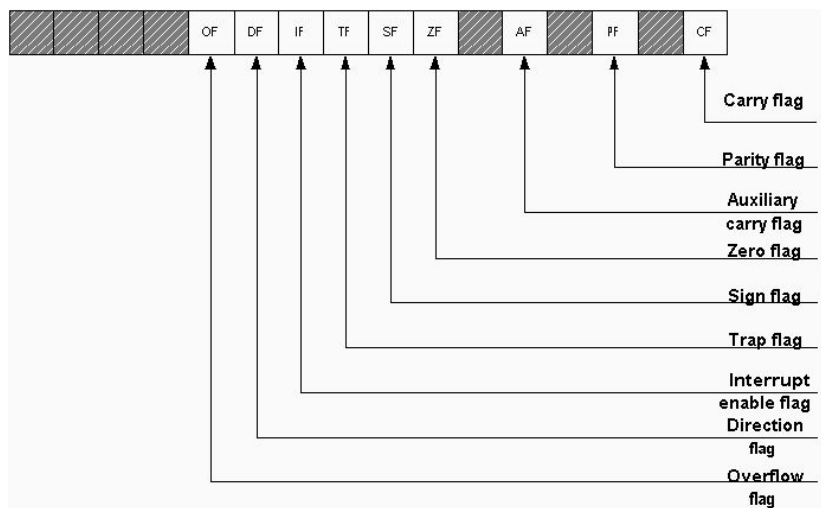


Рисунок 2 – Формат регистра флагов

Некоторые флаги принято называть флагами условий; они автоматически меняются при выполнении команд и фиксируют те или иные свойства их результата (например, равен ли он нулю). Другие флаги называются флагами состояний; они меняются из программы и оказывают влияние на дальнейшее поведение процессора (например, блокируют прерывания).

К флагам условий относят:

- *CF* (carry flag) – флаг переноса;
- *OF* (overflow flag) – флаг переполнения;
- *ZF* (zero flag) – флаг нуля;
- *SF* (sign flag) – флаг знака;
- *PF* (parity flag) – флаг четности;
- *AF* (auxiliary carry flag) – флаг дополнительного переноса.

Арифметико-логическое устройство предназначено для организации переработки информации внутри центрального процессора. Оно позволяет выполнять арифметические и логические операции над данными, а также сдвиги. К арифметическим операциям относятся: сложение, вычитание, умножение и деление. В состав логических операций входят: отрицание, операция "И", операция "ИЛИ" и операция "ИСКЛЮЧАЮЩЕЕ ИЛИ".

Кэш-память является "посредником" между процессором и оперативной памятью. В ней хранятся наиболее часто используемые участки оперативной памяти. Время доступа процессора к кэш-памяти в несколько раз меньше, чем к обычной памяти. За счет этого среднее время доступа к памяти значительно сокращается.

Оперативная память

Оперативная память предназначена для хранения программ и данных. Ее можно рассматривать как конечную последовательность ячеек, имеющих размер 1 байт. Номер байта в этой последовательности называется физическим адресом (или просто адресом).

Физический адрес используется для получения доступа к конкретной ячейке памяти. Именно эта информация выставляется центральным процессором на шину адреса.

Для обеспечения доступа к оперативной памяти в процессоре Intel 8086 и процессорах последующих поколений, работающих в реальном режиме, используется так называемая сегментированная модель памяти.

В сегментированной модели вводится понятие "сегмента". Так называется любой участок памяти размером до 64 Кб и с начальным адресом, кратным 16. Физический адрес формируется процессором на основании этого начального адреса и смещения конкретной ячейки памяти относительно начала сегмента. Для хранения начального адреса сегмента применяются сегментные регистры процессора.

Процессор обеспечивает доступ к четырем сегментам одновременно. Эти сегменты называются *сегментом кода*, *сегментом данных*, *сегментом стека* и *дополнительным сегментом данных*.

Сегмент кода содержит команды программы. Для доступа к этому сегменту используется сегментный регистр *cs*. Он содержит адрес сегмента с машинными командами.

Сегмент данных содержит обрабатываемые программой данные. Для доступа к этому сегменту служит сегментный регистр *DS*, который хранит адрес сегмента данных текущей программы.

Сегмент стека – этот сегмент представляет собой область памяти, называемую стеком. Работу со стеком микропроцессор организует по следующему принципу: последний записанный в эту область элемент выбирается первым. Для доступа к этому сегменту служит сегментный регистр *ss*, содержащий адрес сегмента стека.

Дополнительный сегмент данных применяется в некоторых командах для организации обмена информации между этим сегментом и сегментом данных. Адрес дополнительного сегмента данных должен содержаться в сегментном регистре *es*.

Представление данных

С представлением данных в памяти ЭВМ тесно связано понятие типа данных.

Понятие типа данных носит двойственный характер. С точки зрения размерности микропроцессор аппаратно поддерживает следующие основные типы данных.

1. Байт – восемь последовательно расположенных битов, пронумерованных от 7 до 0, при этом бит 0 является самым младшим значащим битом.

2. Слово – последовательность из двух байт, имеющих последовательные адреса. Размер слова – 16 бит; биты в слове нумеруются от 15 до 0. Байт, содержащий нулевой бит, называется младшим байтом, а байт, содержащий 15-й бит, – старшим байтом. Процессоры Intel имеют важную особенность – младший байт всегда хранится по меньшему адресу. Адресом слова считается адрес

его младшего байта. Адрес старшего байта может быть использован для доступа к старшей половине слова.

3. Двойное слово – последовательность из четырех байт (32 бита), расположенных по последовательным адресам. Нумерация этих бит производится от 31 до 0. Слово, содержащее нулевой бит, называется младшим словом, а слово, содержащее 31-й бит, — старшим словом. Младшее слово хранится по меньшему адресу. Адресом двойного слова считается адрес его младшего слова. Адрес старшего слова может быть использован для доступа к старшей половине двойного слова.

Кроме трактовки типов данных с точки зрения их разрядности, процессор на уровне команд поддерживает логическую интерпретацию этих типов. С точки зрения логической интерпретации выделяют следующие типы данных.

1. Целый тип со знаком – двоичное значение со знаком, размером 8, 16 или 32 бита. Знак в этом двоичном числе содержится в 7, 15 или 31-м бите соответственно. Ноль в этих битах в операндах соответствует положительному числу, а единица – отрицательному. Отрицательные числа представляются в дополнительном коде. Числовые диапазоны для этого типа данных следующие:

- 8-разрядное целое – от – 128 до 127;
- 16-разрядное целое – от – 32 768 до 32 767;
- 32-разрядное целое – от – 2^{31} до $2^{31} - 1$.

2. Целый тип без знака – двоичное значение без знака, размером 8, 16 или 32 бита. Числовой диапазон для этого типа следующий:

- байт – от 0 до 255;
- слово – от 0 до 65 535;
- двойное слово – от 0 до $2^{32} - 1$.

3. Указатель на память (адрес) бывает двух типов.

Ближний тип – 16-разрядный логический адрес, представляющий собой относительное смещение в байтах от начала сегмента (короткий адрес).

Дальний тип – 32-разрядный логический адрес, состоящий из двух частей: 16-разрядной сегментной части и 16-разрядного смещения (полный адрес).

4. Цепочка представляет собой некоторый непрерывный набор байтов, или слов максимальной длиной до 64 Кбайт.

5. Символ – байт, в который записывается код символа – целое от 0 до 255. В ЭВМ используется система кодировки *ASCII* (American Standard Code for Information Interchange).

6. Строка – последовательность символов, которая размещается в соседних байтах памяти, так, что код первого символа строки записывается в первом байте, код второго символа – во втором байте и т.п. Адресом строки считается адрес ее первого байта.

7. Неупакованный двоично-десятичный тип – байтовое представление десятичной цифры от 0 до 9. Неупакованные десятичные числа хранятся как бай-

товые значения без знака по одной цифре в каждом байте. Значение цифры определяется младшим полубайтом.

8. Упакованный двоично-десятичный тип представляет собой упакованное представление двух десятичных цифр от 0 до 9 в одном байте. Каждая цифра хранится в своем полубайте.

Практическая часть

Содержание отчета

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Составьте краткий конспект архитектуры ЭВМ и ее структурная схема.
4. Вывод по работе.

Контрольные вопросы:

1. Перечислите что входит в состав ЭВМ?
2. Посредством чего все устройства объединяются в систему?
3. Из каких частей состоит общая шина, охарактеризовать каждую часть?
4. Для чего предназначена Оперативная память?
5. Что используется для обеспечения доступа к оперативной памяти в процессоре Intel?
6. Что содержит сегмент кода, сегмент данных, сегмент стека и дополнительный сегмент данных

Практическая работа № 6

Особенности процессоров с архитектурой SPARC компании Sun Microsystems

Цель работы: изучить структурную организацию процессоров с архитектурой SPARC компании Sun Microsystems (SuperSPARC, hyperSPARC, MicroSPARC-II, UltraSPARC).

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-3 ОК-4 ОК-6 ОК-7 ОК-8 ОК-9 ПК-1.1 ПК- 1.2 ПК-3.1 ПК-3.2 ПК- 3.4

Теоретическая часть

Процессор SuperSPARC

Процессор SuperSPARC (рисунок 4) имеет сбалансированную производительность на операциях с фиксированной и плавающей точкой. Он имеет внутренний кэш емкостью 36 Кб (20 Кб - кэш команд и 16 Кб - кэш данных), раз-

дельные конвейеры целочисленной и вещественной арифметики и при тактовой частоте 75 МГц обеспечивает производительность около 205 MIPS. Процессор SuperSPARC применяется также в серверах SPARCserver 1000 и SPARCcenter 2000 компании Sun.

Конструктивно кристалл монтируется на взаимозаменяемых процессорных модулях трех типов, отличающихся наличием и объемом кэш-памяти второго уровня и тактовой частотой.

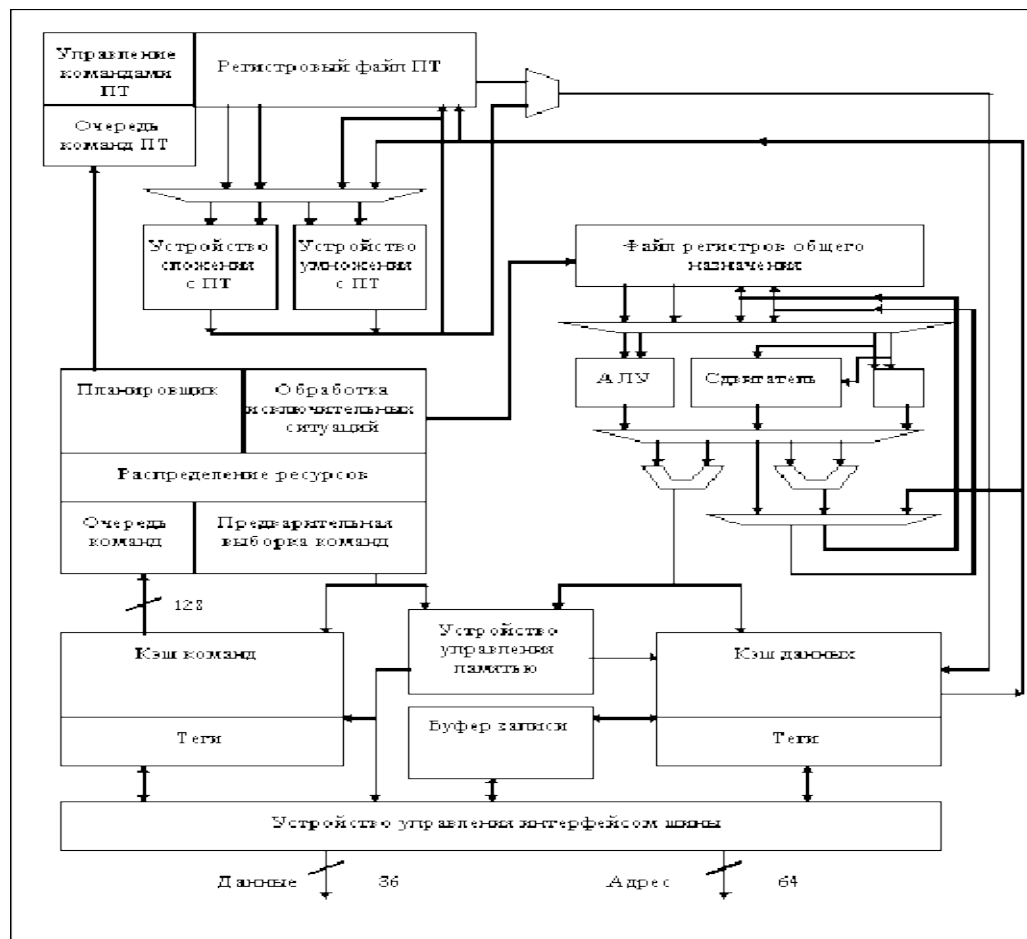


Рисунок 4 – Блок-схема процессора Super SPARC

Микропроцессор hyperSPARC

Одной из главных задач, стоявших перед разработчиками микропроцессора hyperSPARC, было повышение производительности, особенно при выполнении операций с плавающей точкой. Поэтому особое внимание разработчиков было уделено созданию простых и сбалансированных шестиступенчатых конвейеров целочисленной арифметики и плавающей точки. Логические схемы этих конвейеров тщательно разрабатывались, количество логических уровней вентилях между ступенями выравнивалось, чтобы упростить вопросы дальнейшего повышения тактовой частоты.

Производительность процессоров hyperSPARC может меняться независимо от скорости работы внешней шины (MBus). Набор кристаллов hyperSPARC обеспечивает как синхронные, так и асинхронные операции с по-

мощью специальной логики кристалла RT625. Отделение внутренней шины процессора от внешней шины позволяет увеличивать тактовую частоту процессора независимо от частоты работы подсистем памяти и ввода/вывода. Это обеспечивает более длительный жизненный цикл, поскольку переход на более производительные модули hyperSPARC не требует переделки всей системы.

Процессорный набор hyperSPARC с тактовой частотой 100 МГц построен на основе технологического процесса КМОП с тремя уровнями металлизации и проектными нормами 0.5 микрон. Внутренняя логика работает с напряжением питания 3.3В.

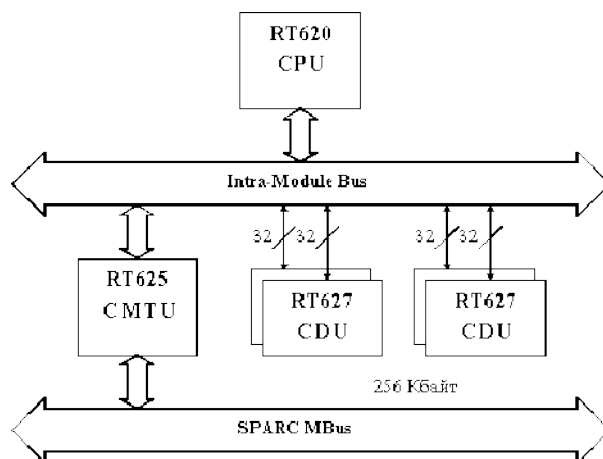


Рисунок 5 – Набор кристаллов процессора hyperSPARC

Процессор MicroSPARC-II

MicroSPARC-II (рисунок 6) является одним из сравнительно недавно появившихся процессоров семейства SPARC. Основное его назначение - однопроцессорные низкостойимостные системы. Он представляет собой высокоинтегрированную микросхему, содержащую целочисленное устройство, устройство управления памятью, устройство плавающей точки, отдельную кэш-память команд и данных, контроллер управления микросхемами динамической памяти и контроллер шины SBus.

Основными свойствами целочисленного устройства microSPARC-II являются:

- пятиступенчатый конвейер команд;
- предварительная обработка команд переходов;
- поддержка потокового режима работы кэш-памяти команд и данных;
- регистровый файл емкостью 136 регистров (8 регистровых окон);
- интерфейс с устройством плавающей точки;
- предварительная выборка команд с очередью на четыре команды.

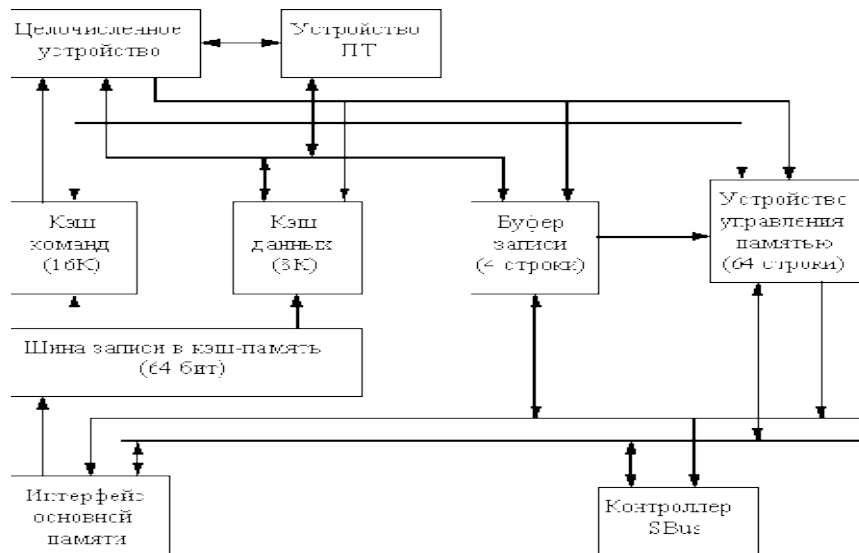


Рисунок 6 – Блок-схема процессора micro Sparc-II

Процессор microSPARC II имеет 64-битовую шину данных для связи с памятью и поддерживает оперативную память емкостью до 256 Мбайт. В процессоре интегрирован контроллер шины SBus, обеспечивающий эффективную с точки зрения стоимости реализацию ввода/вывода.

Процессор UltraSPARC

Системы UltraSPARC-1 обеспечивают высокую производительность при достаточно умеренной тактовой частоте (до 200 МГц) путем оптимизации среднего количества команд, выполняемых за один такт. Однако при таком подходе естественно встают вопросы эффективного управления конвейером команд и иерархией памяти системы. Для увеличения производительности необходимо по возможности уменьшить среднее время доступа к памяти и увеличить среднее количество команд, выдаваемых для выполнения в каждом такте, не превышая при этом разумного уровня сложности процессора.

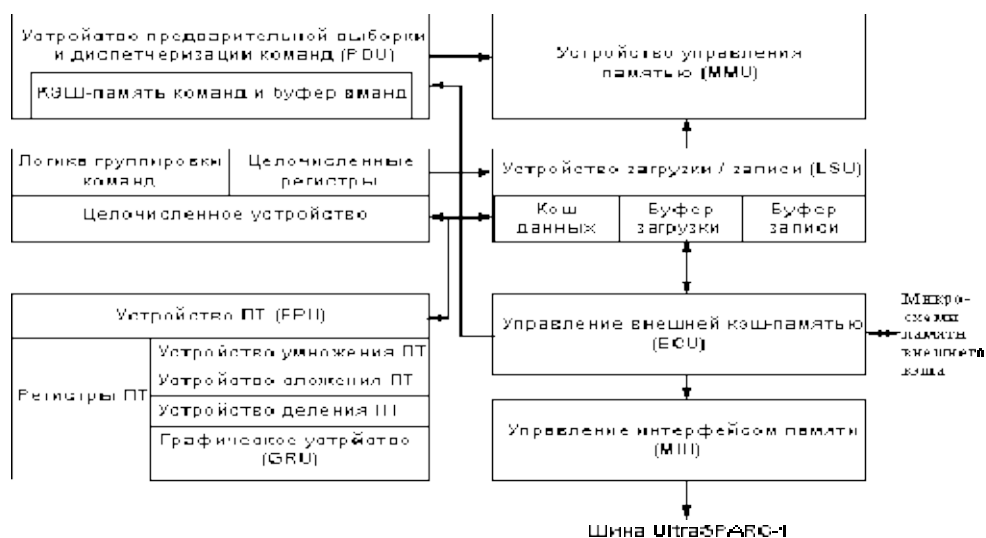


Рисунок 7 – Блок-схема процессора UltraSPARC-1

При разработке суперскалярного процессора практически сразу необходимо "расшить" целый ряд узких мест, ограничивающих выдачу для выполнения нескольких команд в каждом такте. Такими узкими местами являются наличие в программном коде зависимостей по управлению и данным, аппаратные ограничения на количество портов в регистровых файлах процессора и устройствах, реализующих иерархию памяти, а также количество целочисленных конвейеров и конвейеров выполнения операций с плавающей точкой.

При создании своего нового процессора UltraSPARC-1 компания Sun решила добиться увеличения производительности процессора в тех направлениях, где это не противоречило экономическим соображениям. Чтобы сократить число потенциальных проблем, было принято несколько конструкторских решений, которые определили основные характеристики UltraSPARC-1:

- Реализация на кристалле отдельной кэш-памяти команд и данных
- Организация широкой выборки команд (128 бит)
- Создание эффективных средств динамического прогнозирования направления переходов
- Реализация девятиступенчатого конвейера, обеспечивающего выдачу для выполнения до четырех команд в каждом такте
- Оптимизация конвейерных операций обращения к памяти
- Реализация команд обмена данными между памятью и регистрами плавающей точки, позволяющая не приостанавливать диспетчеризацию команд обработки
- Реализация на кристалле устройства управления памятью (MMU)
- Расширение набора команд для поддержки графики и обработки изображений
- Реализация новой архитектуры шины UPA

Практическая часть

Письменно: Описать блок-схему процессора Super SPARC.

Описать набор кристаллов процессора hyperSPARC.

Описать блок-схему процессора micro Sparc-II.

Описать конструкторские решения, которые определили основные характеристики UltraSPARC-1

Содержание отчета:

Отчет должен содержать:

5. Название работы.
6. Цель работы.
7. Ответы на поставленные вопросы.
8. Вывод по работе.

Практическая работа № 7 UNIX-кластеры компании IBM»

Цель работы: изучить структурную организацию UNIX-кластеры компании IBM..

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-1 ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ПК-1.1 ПК- 2.3 ПК-2.4 ПК-3.1

Теоретическая часть

Базовая модель VAX/VMS кластеров

Компания DEC первой анонсировала концепцию кластерной системы в 1983 году. VAX-кластер представляет собой слабосвязанную многомашинную систему с общей внешней памятью, обеспечивающую единый механизм управления и администрирования.

VAX-кластер обладает следующими свойствами:

Разделение ресурсов. Компьютеры VAX в кластере могут разделять доступ к общим ленточным и дисковым накопителям. Все компьютеры VAX в кластере могут обращаться к отдельным файлам данных как к локальным.

Высокая готовность. Если происходит отказ одного из VAX-компьютеров, задания его пользователей автоматически могут быть перенесены на другой компьютер кластера. Если в системе имеется несколько контроллеров HSC и один из них отказывает, другие контроллеры HSC автоматически подхватывают его работу.

Высокая пропускная способность. Ряд прикладных систем могут пользоваться возможностью параллельного выполнения заданий на нескольких компьютерах кластера.

Удобство обслуживания системы. Общие базы данных могут обслуживаться с единственного места. Прикладные программы могут устанавливаться только однажды на общих дисках кластера и разделяться между всеми компьютерами кластера.

Расширяемость. Увеличение вычислительной мощности кластера достигается подключением к нему дополнительных VAX-компьютеров. Дополнительные накопители на магнитных дисках и магнитных лентах становятся доступными для всех компьютеров, входящих в кластер.

Работа VAX-кластера определяется двумя главными компонентами. Первым компонентом является высокоскоростной механизм связи, а вторым - системное программное обеспечение, которое обеспечивает клиентам прозрачный доступ к системному сервису. Физически связи внутри кластера реализуются с помощью трех различных шинных технологий с различными характеристиками производительности.

Основные методы связи в VAX-кластере представлены на рисунке 1.

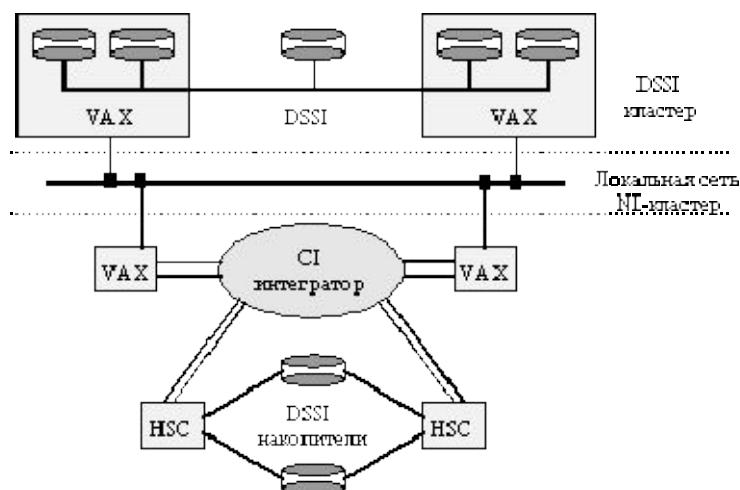


Рисунок 1 – VAX/VMS-кластер

Компьютеры VAX могут объединяться в кластер также посредством локальной сети Ethernet, используя NI - Network Interconnect (так называемые локальные VAX-кластеры), однако производительность таких систем сравнительно низкая из-за необходимости делить пропускную способность сети Ethernet между компьютерами кластера и другими клиентами сети.

Во всем мире насчитывалось более 20000 установок VAX-кластеров. Почти все из них построены с использованием шинного интерфейса CI.

Кластеры Alpha/OSF компании DEC

В основу нового кластерного решения положен высокоскоростной коммутатор GigaSwitch, максимальная пропускная способность которого достигает 3.6 Гбайт/с.

GigaSwitch представляет собой протоколно независимое устройство коммутации пакетов, которое может иметь 36 портов и поддерживать протоколы Ethernet, FDDI и ATM. Поддержка различных протоколов реализована с помощью набора специальных сменных карт.

В апреле 1994 года компания DEC анонсировала продукт под названием Integrated Cluster Server, который по своим функциональным характеристикам должен соответствовать стандарту VAX/VMS-кластеров. Основу этого решения составляет новая технология так называемой рефлексивной памяти, имеющейся в каждом узле кластера. Устройства рефлексивной памяти разных узлов кластера объединяются с помощью высокоскоростных каналов на основе интерфейса PCI (рисунок 2). Обмен информацией между узлами типа "память-память" по этим каналам может производиться со скоростью 100 Мбайт/с, что на порядок превышает скорость обмена по обычным каналам ввода/вывода.

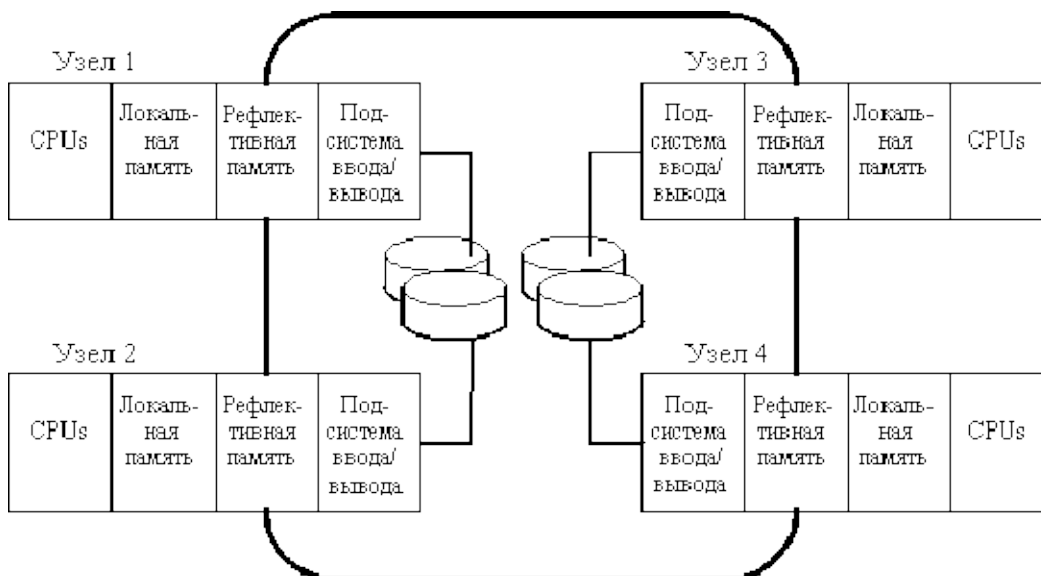


Рисунок 2 – Архитектура кластера компании DEC на базе рефлексивной памяти и каналов "память-память"

Практическая часть

1. Описать основные достоинства VAX-кластера.
2. Описать основные характеристики кластера Alpha/OSF компании DEC.

Содержание отчета

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Ответы на поставленные вопросы.
4. Вывод по работе.

Контрольные вопросы:

1. Что представляет собой VAX-кластер
2. Какими свойствами обладает VAX-кластер
3. Охарактеризуйте каждое свойство
4. Какими двумя главными компонентами определяется работа VAX-кластера
- 5.

Практическая работа № 8 Кластерные решения Sun Microsystems.

Цель работы: изучить структурную организацию кластерных решений Sun Microsystems.

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-1 ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ОК-8 ОК-9 ПК-1.2 ПК- 1.5 ПК-2.3 ПК-2.4 ПК- 3.

Теоретическая часть

Sun Microsystems предлагает кластерные решения на основе своего продукта SPARCcluster PDB Server, в котором в качестве узлов используются многопроцессорные SMP-серверы SPARCserver 1000 и SPARCcenter 2000. Максимально в состав SPARCserver 1000 могут входить до восьми процессоров, а в SPARCcenter 2000 до 20 процессоров SuperSPARC. В комплект базовой поставки входят следующие компоненты: два кластерных узла на основе SPARCserver 1000/1000E или SPARCcenter 2000/2000E, два дисковых массива SPARCstorage Array, а также пакет средств для построения кластера, включающий дублированное оборудование для осуществления связи, консоль управления кластером Cluster Management Console, программное обеспечение SPARCcluster PDB Software и пакет сервисной поддержки кластера.

Для обеспечения высокой производительности и готовности коммуникаций кластер поддерживает полное дублирование всех магистралей данных. Узлы кластера объединяются с помощью каналов SunFastEthernet с пропускной способностью 100 Мбит/с. Для подключения дисковых подсистем используется оптоволоконный интерфейс Fibre Channel с пропускной способностью 25 Мбит/с, допускающий удаление накопителей и узлов друг от друга на расстояние до 2 км. Все связи между узлами, узлами и дисковыми подсистемами дублированы на аппаратном уровне. Аппаратные, программные и сетевые средства кластера обеспечивают отсутствие такого места в системе, одиночный отказ или сбой которого выводил бы всю систему из строя.

SPARCcluster PDB Server поддерживает полностью автоматическое обнаружение отказов, их изоляцию и восстановление после отказа, причем обнаружение и изоляция отказа выполняются на разных уровнях в зависимости от отказавшего компонента (системы связи между узлами, дисковой подсистемы, сетевого подключения или целиком узла). При этом процесс восстановления осуществляется достаточно быстро, поскольку в случае подобных отказов не требуется полной перезагрузки системы.

В состав программного обеспечения кластера входят четыре основных компонента: отказоустойчивый распределенный менеджер блокировок, распределенный менеджер томов, программные средства управления обнаружением отказов и управления восстановлением, программное обеспечение управления кластером.

Sun Microsystems выпускает дисковые массивы, обеспечивающие RAID уровней 0 и 1. Ожидается появление поддержки RAID уровня 5. Максимальная емкость дискового массива для SPARCserver 1000 составляет 63 Гбайт при использовании SPARCstorage Array Model 100 и 324 Гбайт при использовании SPARCstorage Array Model 200. Для SPARCcenter 2000 эти цифры составляют соответственно 105 Гбайт и 324 Гбайт.

Практическая часть

1. Ознакомиться с теоретическим материалом.
2. Описать структурную организацию кластерных решений Sun Microsystems.

Содержание отчета

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Ответы на поставленные вопросы.
4. Вывод по работе.

Контрольные вопросы:

1. Что представляет собой Sun Microsystems?
2. Сколько максимально входит в состав SPARCserver процессоров?
3. Узлы кластера объединяются с помощью каких каналов и с какой пропускной способностью?
4. Сколько основных компонента входит в состав программного обеспечения кластера?

Практическая работа № 9 Отказоустойчивые решения Data General

Цель работы: изучить структурную организацию отказоустойчивых решений Data General

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-1 ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ОК-8 ОК-9 ПК-1.1 ПК- 1.2 ПК-1.5 ПК-3.2 ПК- 3.4

Теоретическая часть

Линия продуктов высокой готовности компании Data General включает системы, основными свойствами которых являются: полностью автоматическое восстановление без потери данных, конфигурируемые дисковые и ленточные массивы и средства поддержания высокой готовности, встроенные в системное программное обеспечение.

Data General поставяет многопроцессорные SMP-серверы серий AV 5500, AV 8500 и AV 9500. Эти серверы поддерживают работу с отказоустойчивыми дисковыми и ленточными подсистемами CLARiiON, средства автоматической диагностики AV/Alert, иницируемые оператором или автоматически средства переключения на резервную систему, управление внешней памятью в режиме on-line, управление вводом/выводом и быстрое восстановление файлов.

При обнаружении отказа процессора, памяти или компоненты ввода/вывода система автоматически начинает процесс выключения и затем осуществляет собственную перезагрузку с исключением отказавших компонент. Стандартным средством указанных систем является наличие избыточных источников питания.

Максимальная степень готовности достигается при подключении двух серверов к высоконадежному дисковому массиву CLARiiON. Дисковые массивы CLARiiON Series C2000 Disk Array обеспечивают RAID уровней 0, 1, 3 и 5 в любых сочетаниях, до 20 накопителей в одном шасси общей емкостью до 80 Гбайт и возможность замены накопителя без выключения питания. В конструкции дискового массива используются избыточные интеллектуальные контроллеры с дублированными связями, обеспечивающие отказоустойчивость.

Ленточный массив CLARiiON Series 4000 поддерживает отказоустойчивое резервное копирование и восстановление. В составе массива используется специальный процессор, реализующий схему расщепления данных, подобную RAID уровня 5.

Ленточный массив обеспечивает не только высокую пропускную способность, но и реализует защиту от отказов носителя и накопителя. В действительности, даже при отказе накопителя или картриджа, операции по резервному копированию или восстановлению данных продолжаются без потери данных. В массив можно устанавливать 3, 5 или 7 накопителей. При двухкратной компрессии данных общая емкость ленточного массива может достигать 48 Гбайт.

Практическая часть

1. Ознакомиться с теоретическим материалом.
2. Описать структурную организацию отказоустойчивых решений Data General.

Содержание отчета

Отчет должен содержать:

1. Название работы.
2. Цель работы.
3. Ответы на поставленные вопросы.
4. Вывод по работе.

Контрольные вопросы:

1. Что представляет собой Data General?
2. Что происходит при обнаружении отказа процессора, памяти или компоненты ввода/вывода?
3. Когда достигается максимальная степень готовности?
4. Что поддерживает ленточный массив CLARiiON Series 4000?

Практическая работа № 10

Параллельные и последовательные порты и особенности их работы

Цель работы: Изучение особенностей работы параллельных и последовательных портов

Оснащение: OS Windows, MS Office.

Формируемые компетенции: ОК-3 ОК-4 ОК-5 ОК-6 ОК-7 ОК-9 ПК-1.1 ПК- 3.1 ПК-3.2 ПК-3.4

Теоретическая часть

Принтеры, модемы и другое периферийное оборудование подключаются к компьютеру через стандартизированные интерфейсы, называемые портами. В зависимости от способа передачи информации между сопряженными устройствами различают параллельные и последовательные интерфейсы.

Последовательный порт стандарта RS-232-C. Является стандартом для соединения ЭВМ с различными последовательными внешними устройствами. В операционных системах каждому порту RS-232 присваивается логическое имя COM1-COM4.

Параллельный порт используется для одновременной передачи 8 битов информации. В компьютерах этот порт используется главным образом для подключения принтера, графопостроителей и других устройств. Параллельные порты обозначаются LPT1-LPT4.

Интерфейс USB (Universal Serial Bus) – универсальная последовательная шина призвана заменить устаревшие последовательный (COM-порт) и параллельный (LTP-порт) порты. Шина USB допускает подключение новых устройств без выключения компьютера. Шина сама определяет, что именно подключили к компьютеру, какой драйвер и ресурсы понадобятся устройству, после чего выделяет их без вмешательства пользователя. Шина USB позволяет подключить до 127 устройств.

IEEE 1394 (Institute of Electrical and Electronic Engineers 1394 – стандарт Института инженеров по электротехнике и электронике 1394) - последовательный интерфейс, предназначенный для подключения внутренних компонентов и внешних устройств. IEEE 1394 известен также под именем FireWire «огненный провод». Цифровой последовательный интерфейс FireWire характеризуется высокой надежностью и качеством передачи данных, его протокол поддерживает гарантированную передачу критичной по времени информации, обеспечивая прохождение видео- и аудиосигналов в реальном масштабе времени без заметных искажений. При помощи шины FireWire можно подключить до 63 устройств и практически в любой конфигурации, чем она выгодно отличается от трудноконфигурируемых шин SCSI. Этот интерфейс используется для подключения жестких дисков, дисководов CD-ROM и DVD-ROM, а также высоко-

скоростных внешних устройств, таких как видеокамеры, видеомагнитофоны и т.д.

Практическая часть

Задание 1.

Определить внешние интерфейсы целевого компьютера.

Задание 2 .

Ответить на вопросы письменно:

1. Какие типы внешних интерфейсов вы знаете?
2. Дайте сравнительную характеристику интерфейсов USB и IEEE 1384 (FireWire).
3. Дайте сравнительную характеристику параллельного и последовательного порта.
4. Что такое порты устройств?
5. Охарактеризуйте основные виды портов

Содержание отчета

Отчет должен содержать:

5. Название работы.
6. Цель работы.
7. Ответы на поставленные вопросы.
8. Вывод по работе.

СПИСОК ОСНОВНЫХ ЛИТЕРАТУРНЫХ ИСТОЧНИКОВ

1. Федеральный государственный образовательный стандарт среднего профессионального образования по специальности 09.02.03 Программирование в компьютерных системах (Приказ Министерства образования и науки РФ от 28 июля 2014. № 804 " Об утверждении федерального государственного образовательного стандарта среднего профессионального образования по специальности 09.02.03 Программирование в компьютерных системах).

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

Перечень ресурсов информационно-телекоммуникационной сети "Интернет"

1. Колдаев В. Д. Архитектура ЭВМ : учеб. пособие / В.Д. Колдаев, С.А. Лупин. — М. : ИД «ФОРУМ» : ИНФРА-М, 2018. — 383 с. — (Среднее профессиональное образование). znanium.com/go.php?id=912831

2 Архитектура ЭВМ и вычислительные системы : учебник / В.В. Степина. — М.: КУРС: ИНФРА-М, 2018. — 384 с. — (Среднее профессиональное образование). znanium.com/catalog.php?bookinfo=942816

3 Архитектура ЭВМ и вычислительных систем : учебник / Н.В. Максимов, Т.Л. Партыка, И.И. Попов. — 5-е изд., перераб. и доп. — М. : ФОРУМ : ИНФРА-М, 2017. — 511 с. — (Среднее профессиональное образование). znanium.com/catalog.php?bookinfo=814513

ПРИЛОЖЕНИЕ А
(обязательное)
ФОРМА ТИТУЛЬНОГО ЛИСТА

Форма титульного листа



МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РОССИЙСКОЙ ФЕДЕРАЦИИ
ИНСТИТУТ СФЕРЫ ОБСЛУЖИВАНИЯ И ПРЕДПРИНИМАТЕЛЬСТВА (ФИЛИАЛ)
ФЕДЕРАЛЬНОГО ГОСУДАРСТВЕННОГО БЮДЖЕТНОГО ОБРАЗОВАТЕЛЬНОГО
УЧРЕЖДЕНИЯ ВЫСШЕГО ОБРАЗОВАНИЯ «ДОНСКОЙ ГОСУДАРСТВЕННЫЙ
ТЕХНИЧЕСКИЙ УНИВЕРСИТЕТ» В Г. ШАХТЫ РОСТОВСКОЙ ОБЛАСТИ
(ИСОиП (филиал) ДГТУ в г. Шахты)

КОЛЛЕДЖ ЭКОНОМИКИ И СЕРВИСА

Журнал
практических работ

по дисциплине "Архитектура компьютерных систем".

Выполнил _____
(подпись)

Паршина Т.П. группа КВ 9-212
(инициалы, фамилия, группа)

Проверил _____
(подпись)

преподаватель Е.Н. Семеренко

ПРИЛОЖЕНИЕ Б
(обязательное)
ПРИМЕР ОФОРМЛЕНИЯ ПЕРВОЙ СТРАНИЦЫ ОТЧЕТА

Пример оформления первой страницы отчета

Практическая работа № 6

**Тема: «Операционная система. Графический интерфейс. Windows XP.
Работа с файловой системой»**

Цель работы: Научиться отображать информацию о файлах разными способами; изучить стандартные действия над файлом.

Оснащение: OS Windows, MS Office.

Теоретическая часть

Windows - на русский язык переводится как окна. Окном называется ограниченная рамкой поверхность экрана. Все программы, которые выполняются с участием операционной системы, отображаются в окне. Пользователь может использовать окна для работы с папками и файлами, для запуска одного или нескольких приложений, для обмена данными между ними, для подключения и настройки различных устройств.

Окно может занимать весь экран или только его часть. Границы окна очерчены прямыми линиями. Различают три варианта представления окна на экране:

- свернутое окно. Оно занимает минимальную площадь и изображается в виде кнопки на панели задач (taskbar). В свернутом окне приложение продолжает работать;

- окно нормального размера. Оно занимает часть площади экрана;
- полноэкранное окно (занимает весь экран и имеет максимальный размер).

...

Практическая часть

Задание 1.

Технология работы

1. Откройте папку «Мои документы».
2. Измените вид отображения папок и файлов внутри окна.

					<i>И.23.02.03 120000.000 ПЗ</i>		
Изм.	Лист	№ докум.	Подп.	Дата			
Разраб.	Иванов А.С.				Лит.	Лист	Листов
Проверил	Везеродейна Л.В.					1	3
Н. Контр.					ИСОиП (филиал) ДГТУ гр.КВ9-118		
Утв.							
					Практическая работа № 6 Тема: «Операционная система. Графический интерфейс. Windows XP. Работа с файловой системой»		